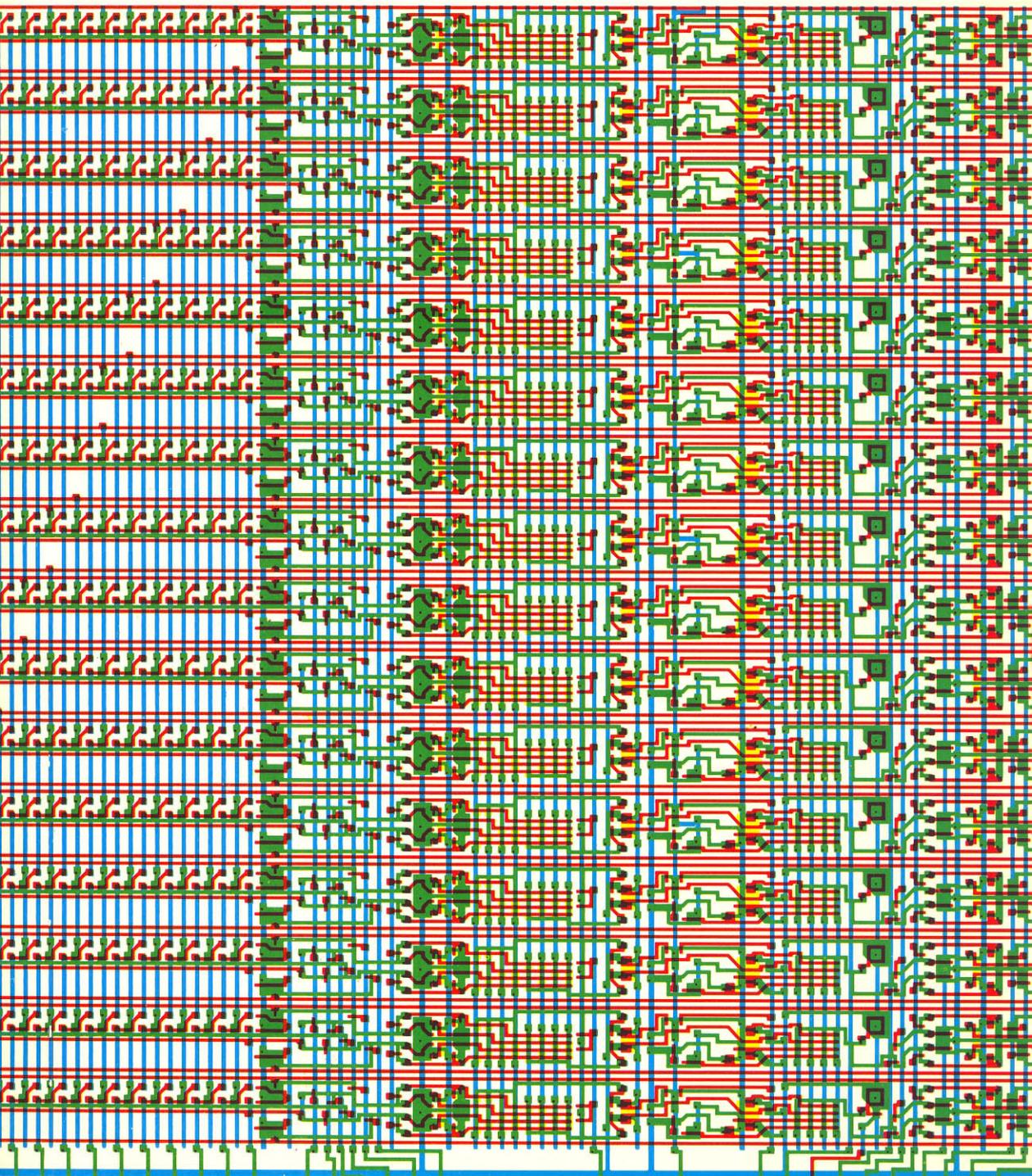


# INTRODUCTION AUX SYSTEMES

# VLSI

CARVER MEAD • LYNN CONWAY



# INTRODUCTION AUX SYSTEMES VLSI

**CARVER MEAD**

*Professeur d'Informatique  
et de Physique appliquée  
à CALTECH  
(Institut de Technologie de Californie)*

**LYNN CONWAY**

*Directeur du Département VLSI  
System Design à Xerox PARC  
(Centre de Recherche de Palo Alto)*

*Version française de*

A. ALABAU   F. ANCEAU   R. ETIEMBLE   S. GUIBOUD-RIBAUD  
G. MAZARE   J.P. MOREAU   G. NOGUEZ   J. ROHMER   C. TRULLEMANS

**InterEditions**  
87 AVENUE DU MAINE 75014 PARIS

L'édition originale de cet ouvrage a été publiée aux Etats-Unis par Addison-Wesley Publishing Company, Inc., Reading, Massachusetts, sous le titre *Introduction to VLSI Systems*. © 1980.

© 1983, InterEditions, Paris

Tous droits réservés. Aucun extrait de ce livre ne peut être reproduit, sous quelque forme ou par quelque procédé que ce soit (machine électronique, mécanique, à photocopier, à enregistrer ou toute autre) sans l'autorisation écrite préalable de l'Editeur.

ISBN 2-7296-0043-4

à W.R. Sutherland



# TABLE DES MATIERES

	Préface à l'édition française	XI
	Préface à l'édition américaine	XV
<b>1</b>	<b>DISPOSITIFS ET CIRCUITS MOS</b>	<b>1</b>
	1.1 Le transistor MOS	1
	1.2 L'inverseur de base	5
	1.3 Temps de commutation d'un inverseur	10
	1.4 Effets parasites	12
	1.5 Attaque de grosses charges capacitives	13
	1.6 Compromis espace/temps	14
	1.7 Circuits logiques de base NAND et NOR	15
	1.8 Supergénérateurs	18
	1.9 Etude plus approfondie des paramètres électriques	19
	1.10 Charges de rappel à appauvrissement ou à enrichissement	21
	1.11 Temps de commutation pour d'autres logiques	23
	1.12 Rapports charge/signal pour une logique digitale à liaisons par interrupteur	25
	1.13 Temps de propagation et périodes d'horloge	27
	1.14 Propriétés des circuits bouclés	28
	1.15 Un modèle hydraulique du transistor MOS	31
	1.16 Conséquences d'une réduction d'échelle sur les circuits MOS	35
<b>2</b>	<b>FABRICATION DES CIRCUITS INTEGRES</b>	<b>40</b>
	2.1 Masquage	41
	2.2 Maigrissement	44
	2.3 Le procédé canal <u>n</u> grille silicium	44
	2.4 Rendement	47
	2.5 Maigrissement de la technologie	50
	2.6 Règles de dessin	50

## VIII Introduction aux systèmes VLSI

2.7 Paramètres électriques	54
2.8 Limitation du courant dans les conducteurs	56
2.9 Quelques précisions complémentaires	56
2.10 Choix d'une technologie	60

### 3

DONNEES ET CONTROLE DANS LES STRUCTURES SYSTEMATIQUES	64
3.1 Introduction	64
3.2 Notation	68
3.3 Les horloges biphasées	69
3.4 Le registre à décalage	70
3.5 A propos des différents niveaux d'abstraction	73
3.6 L'implantation de registres dynamiques	76
3.7 La conception d'un sous-système	77
3.8 Le transfert registre à registre	81
3.9 La logique combinatoire	83
3.10 Les réseaux logiques programmables (PLA)	86
3.11 Les automates d'états finis	89
3.12 Vers une méthodologie de conception structurée	96

### 4

OUTILS DE CONCEPTION DES SYSTEMES INTEGRES: DE LA TOPOLOGIE DU CIRCUIT AU DESSIN DES MASQUES ET A LA FABRICATION DES TRANCHES	98
4.1 Introduction	98
4.2 Masquage et fabrication	100
4.3 Implantation manuelle et digitalisation utilisant un langage symbolique d'implantation	106
4.4 Un système d'implantation interactif	116
4.5 Le langage intermédiaire de CALTECH pour la description de l'implantation de LSI	122
4.6 Le composant multiprojet	136
4.7 Le masquage et la fabrication dans le futur	147

### 5

DESCRIPTION GENERALE D'UN ORDINATEUR LSI ET ARCHITECTURE DE LA PARTIE OPERATIVE OM2	154
5.1 Introduction	154
5.2 Le projet OM de CALTECH	155
5.3 Présentation générale du système	156
5.4 Structure générale du circuit de traitement des données	158

5.5 L'unité arithmétique et logique	159
5.6 Les registres de l'UAL	164
5.7 Les bus	166
5.8 Le décaleur	167
5.9 Le bloc de registres	173
5.10 Communication avec l'extérieur	174
5.11 Le codage des commandes	176
5.12 Spécifications fonctionnelles du circuit de traitement de l'information du OM2	178
Annexe	193
<b>6</b> ARCHITECTURE ET CONCEPTION DES PARTIES DE COMMANDE ET CONCEPTION DU CIRCUIT DE COMMANDE DE LA MACHINE OM2	200
6.1 Introduction	200
6.2 Les différents types de structures de commande	201
6.3 La machine à programme enregistré	204
6.4 La commande microprogrammée	213
6.5 Conception du circuit de commande OM2	217
6.6 Exemples de fonctionnements du contrôleur	224
6.7 Quelques réflexions sur la machine classique à programme enregistré	229
<b>7</b> SEQUENCEMENT	230
7.1 La 3eme dimension	230
7.2 Systèmes synchrones	233
7.3 Distribution des signaux d'horloge	241
7.4 Génération de l'horloge	247
7.5 Fautes de synchronisation	250
7.6 Systèmes endochrones	256
7.7 Signalisation endochrone	267
7.8 Eléments endochrones	270
<b>8</b> SYSTEMES FORTEMENT CONCURRENTS	278
8.1 Introduction	278
8.2 Communications et concurrence dans les calculateurs conventionnels	279
8.3 Algorithmes pour les réseaux de processeurs VLSI	286

X Introduction aux systèmes VLSI

8.4 Machines à organisation hiérarchique	309
8.5 Structures très parallèles munies de communications globales	330
8.6 Les défis du futur	345
<b>9</b> LA PHYSIQUE DES SYSTEMES DE CALCUL	347
9.1 Systèmes digitaux	348
9.2 Limite de tension	355
9.3 Quantification de la charge	356
9.4 Transitions dans le contexte de la mécanique quantique	357
9.5 Irréversibilité	361
9.6 Mémoire	364
9.7 Limite thermique	370
9.8 Limites quantiques	371
9.9 Deux technologies - un exemple	372
9.10 Complexité du calcul	378
9.11 Le calcul au point de vue de l'entropie	378
9.12 Conclusions	383
Valeurs approximatives pour les constantes physiques	385
Historique	387
Index	393

## PREFACE A L'ÉDITION FRANÇAISE

L'ouvrage de Carver Mead et Lynn Conway représente l'événement le plus important dans le monde de la microélectronique depuis la première réalisation monolithique d'un ordinateur en 1972. Ce succès de la littérature technique correspond à une évolution importante dans la technique de conception de ces circuits et dans l'expérience de leurs concepteurs.

La microélectronique est née au début des années soixante. Il est devenu un lieu commun de constater le rythme avec lequel les produits de cette technologie s'insèrent dans notre vie de tous les jours. Les circuits intégrés digitaux nMOS, objet de cet ouvrage, sont certainement ceux dont l'évolution est la plus impressionnante. Cette croissance est due à un effort important de créativité pour réaliser de manière digitale de nombreux dispositifs jusqu'alors analogiques ou mécaniques.

La maîtrise de la conception des circuits intégrés ne s'est pas faite en un jour. La découverte des règles du jeu a nécessité la succession de plusieurs générations de concepteurs. Les premiers circuits intégrés, qui ne comportaient que quelques transistors, ont été conçus par les physiciens du solide qui inventaient la technologie. La réalisation de circuits intégrés de quelques milliers de transistors a été le fruit du travail d'électroniciens. Ceux-ci mirent au point les montages fondamentaux de la circuiterie intégrée qui diffèrent considérablement de ceux réalisés par l'assemblage de composants macroscopiques. Le dernier apport, objet de cet ouvrage, correspond à l'entrée en scène des informaticiens pour décomposer et structurer la conception de circuits regroupant quelques centaines de milliers de transistors. En effet, la conception "structurée" d'un circuit intégré de cette complexité possède beaucoup de points méthodologiques communs avec la programmation structurée d'un gros logiciel.

L'aboutissement de la conception d'un circuit intégré est le dessin "optimisé" de ses masques. Cette étape, de loin la plus importante, consiste à inventer une structure topologique plane qui résolve le problème posé. Ce tra-

vail d'architecte fait que pour longtemps encore, ce domaine des techniques de pointe, restera encore l'un dans lequel l'homme se sentira un artisan, ou peut-être un artiste.

Le comportement des circuits intégrés digitaux, complexes ou non, se décrit naturellement à l'aide d'algorithmes. Cette notion, fondement de l'informatique, sert à décrire formellement un comportement constitué d'un enchaînement, souvent complexe, d'actions élémentaires. La vision moderne de la conception des circuits intégrés digitaux, présentée dans cet ouvrage, correspond justement à la transposition d'un algorithme en une topologie intégrable. La conception des circuits très complexes par l'automatisation de cette transposition, appelée la "compilation de silicium", constitue le thème de recherche actuel des plus grandes universités.

Cette profonde évolution des techniques de conception des circuits intégrés ne pouvait se développer que si elle était accompagnée de la création d'un enseignement adéquat. Il faut alors parler du génie des auteurs qui ont bâti de toutes pièces la pédagogie et l'ensemble des outils qui la rende applicable. La vision simplifiée des problèmes est très adaptée à l'initiation tandis que l'enthousiasme qui s'en dégage, reflet de celui de ses auteurs, motive les étudiants et chercheurs ambitieux à conquérir ce domaine riche d'avenir professionnel et académique. L'outil pédagogique est en tout point remarquable puisqu'il permet aux organismes d'enseignement et de recherche d'avoir accès à la réalisation effective de circuits intégrés dans le cadre de leurs budgets d'enseignement et de recherche.

Cet outil pédagogique est complet puisqu'il va depuis une vision simplifiée des règles technologiques jusqu'à une technique de partage de coût des opérations technologiques en passant par une proposition de standardisation des interfaces entre les outils logiciels de conception. L'efficacité de cet outil est tellement reconnue que les règles technologiques "Mead - Conway", et l'interface qu'elle présuppose avec la technologie, sont maintenant quasi universellement utilisées pour l'enseignement et la recherche en conception des circuits intégrés nMOS. Leur adaptation à la technologie CMOS, qui prend de plus en plus d'importance, est d'ailleurs amorcée.

La standardisation d'un langage graphique élémentaire a été la clef d'une coopération active entre universités, centre de recherches et certaines industries qui a fortement contribué à la création d'un important potentiel de recherche américain dans ce domaine.

La diffusion des outils standardisés a permis également une démultiplication de l'effort en facilitant le démarrage de nouvelles équipes.

La possibilité de faire réaliser des circuits intégrés à but d'enseigne-

ment et de recherche découle de la mise au point par les auteurs d'une technique de multiplexage des problèmes sur un même jeu de masques et de tranches. La réalisation des circuits multiplexés a débuté aux Etats-Unis dès 1979 à la suite du cours que Lynn Conway a donné à cette époque au MIT. Très rapidement, cette technique s'est répandue au niveau mondial en s'adaptant aux conditions locales. Des intendants de réalisation de ce type de circuit existent maintenant en France, Grande-Bretagne, Scandinavie, Australie, ainsi qu'en Suisse et au Brésil sous une forme quelque peu différente.

Il est important de rappeler ici que la France occupe une place très honorable dans cet effort. La recherche en conception y existe depuis longtemps. L'intérêt pour la conception des circuits complexes s'est opéré dès 1977 grâce aux travaux de Jean Gastinel. L'effort français de recherche dans le domaine des circuits intégrés silicium a été efficacement développé par le GCIS (Groupe-ment CNRS/LETI/CNES) tandis qu'un enseignement spécialisé se mettait en place avec l'aide de l'ADI. Les résultats obtenus sont caractérisés par des coopérations très étroites avec l'industrie nationale et étrangère. Le premier Circuit Multiprojet Français (CMP 81) a été lancé par l'IMAG en coopération avec l'Université de Louvain la Neuve dès février 1981, suivi d'un autre circuit CMP en 1982, qui regroupait, sous la responsabilité de l'IMAG, vingt-sept projets, et pour lequel les tranches furent réalisées au CNET Grenoble.

Cette traduction de l'ouvrage de Carver Mead et Lynn Conway reflète l'activité de cette communauté puisque le travail fut partagé entre neuf spécialistes qui ont de ce fait démontré la complémentarité de leurs efforts.

Les Traducteurs :

- A. Alabau, *Ecole Technique Supérieure des Ingénieurs des Télécommunications de Barcelone*
- F. Anceau, *Institut des Mathématiques Appliquées de Grenoble*
- R. Etiemble, *Institut de Programmation*
- S. Guiboud-Ribaud, *Ecole Nationale Supérieure des Mines de Saint-Etienne*
- G. Mazare, *Centre National d'Etudes des Télécommunications*
- J.P. Moreau, *EFCIS*
- G. Noguez, *Institut de Programmation*
- J. Rohmer, *Compagnie des Machines Honeywell Bull*
- C. Trullemans, *Université de Louvain-la-Neuve*



## PREFACE A L'EDITION AMERICAINE

Grâce aux progrès de la technologie, l'intégration à grande échelle (LSI) est devenue si dense qu'une seule puce de silicium LSI peut contenir plusieurs dizaines de milliers de transistors. Beaucoup de circuits LSI, comme les micro-processeurs, se décomposent à l'heure actuelle en de multiples sous-systèmes complexes. Ces puces doivent être considérées plus comme des systèmes que comme des "circuits" intégrés.

Ce que l'on a observé jusqu'ici n'est que le début du phénomène. La densité possible d'intégration double maintenant tous les ans ou presque. Les principes de la physique indiquent que les transistors peuvent être réduits en taille, à moins d'un centième de leur surface actuelle, tout en conservant leur propriété d'élément de commutation qui est utilisée dans les systèmes digitaux. A la fin des années quatre-vingt, il sera possible de fabriquer des circuits de plusieurs millions de transistors. Pour de tels systèmes intégrés à très haute échelle (VLSI), les composants et leurs interconnexions auront des dimensions de surface plus petite que la longueur d'onde de la lumière. Les nouvelles techniques de lithographie à haute résolution ont déjà été éprouvées et rendent la fabrication de tels circuits possible.

L'électronique VLSI représente un défi, non seulement pour ceux qui sont engagés dans le développement des technologies de fabrication, mais également pour les informaticiens et les architectes d'ordinateurs. La structure des systèmes informatiques, leurs méthodes de conception, les relations entre le matériel et le logiciel, la conception des algorithmes seront toutes grandement affectées par les changements à venir de l'électronique intégrée. Nous croyons que cela représentera un des principaux domaines d'activité de l'informatique pendant toute la décennie quatre-vingt.

Jusqu'alors, la conception des circuits intégrés était le domaine des concepteurs de circuits logiques qui travaillaient chez les fabricants de semi-conducteurs. Les architectes d'ordinateurs concevaient traditionnellement leur machine à partir de circuits standards conçus et réalisés par ces fabricants ;

ils avaient rarement participé à la définition et à la conception de ces circuits. Les programmes d'enseignement en Electronique et en Informatique reflètent cette tradition, par des cours de physique des composants et de conception de circuits intégrés destinés à une population d'étudiants non orientés vers l'architecture des ordinateurs ou vers l'informatique.

Ce livre a été écrit afin de combler une lacune dans les publications et afin d'initier les étudiants d'Electronique et d'Informatique à l'architecture et à la conception des systèmes intégrés. Combiné avec un travail d'étude personnel et une participation à un projet de conception de gros système, ce livre fournit la matière d'un module de second cycle sur les systèmes intégrés. Cependant, ce livre a d'abord été conçu pour un cours intensif de premier cycle. Il peut aussi compléter un cours d'architecture des ordinateurs. Nous supposons que le niveau de connaissance du lecteur correspond à celui des cours d'initiation en informatique, en circuits électroniques et en conception digitale.

Des obstacles importants ont été rencontrés dans cette recherche d'une compréhension globale des systèmes intégrés. L'électronique intégrée a été développée dans un contexte de compétition effrénée et souvent de secret industriel. Il en a résulté une prolifération anarchique de technologies, de familles logiques, de méthodes de conception, de techniques de masquage, de fabrication des rondelles, etc. Une grande part de ces technologies sont nées dans la Silicon Valley, située dans la baie de San Francisco en Californie ; si bien qu'une grande part des "experts" vivent dans cette seule région. Les industriels se sont généralement concentrés sur d'étroites spécialités. Des cultures distinctes en électronique intégrée ont vu indépendamment le jour et la pratique de ces domaines spécialisés diffèrent d'une firme à l'autre. Comme conséquence de cet historique, les publications dans le domaine de l'électronique intégrée ont eu pour tendance de fournir des informations détaillées sur une partie extrêmement restreinte du sujet global, comme par exemple la physique des composants ou bien la conception des circuits. Ces publications sont souvent assujetties de façon subtile à un contexte spécifique, ce qui limite leur généralité.

Nous avons choisi, au contraire, de fournir au lecteur juste ce qui est nécessaire, à propos des composants, des circuits, des techniques de fabrication, des méthodes de conception et de l'architecture des systèmes, pour appréhender globalement l'ensemble des concepts, de la physique sous-jacente jusqu'aux systèmes informatiques VLSI complets. Un nombre limité de concepts de base est suffisant pour cela. En apprenant seulement l'essentiel de chaque matière, avec un bagage intellectuel minimum d'une étape à l'autre, l'étudiant aboutira à une bonne compréhension globale du sujet. Cette compréhension

pourra alors être resituée dans le domaine du savoir technique, technologique et pratique du lecteur.

La grande vitesse d'évolution de l'électronique intégrée représente un autre obstacle : souvent l'information devient rapidement périmée. La principale cause de périclissement du savoir est l'amélioration actuelle des techniques de fabrication. Celle-ci conduit, au cours du temps, à des composants de plus en plus petits et à une modification permanente des caractéristiques de ceux-ci. Nous sautons cet obstacle en soulignant les effets de réduction d'échelle des composants. Ainsi, la plupart des modifications futures des paramètres de l'architecture des systèmes est anticipée. Le lecteur pourra voir ce qui est commun à des systèmes ayant des composants de 6 microns, 2 microns ou 0,5 micron et ce qui ne l'est pas.

Ce livre peut être lu dans un autre ordre que celui de la présentation. Chaque chapitre se rapporte à un niveau distinct de la hiérarchie des disciplines impliquées dans les systèmes intégrés. Ce texte se scinde en quatre grandes parties : les chapitres 1 et 2 concernent les composants, les circuits et la fabrication ; les chapitres 3 et 4 détaillent les fondements de la conception et de l'implantation des systèmes ; les chapitres 5 et 6 présentent un exemple de conception d'un système LSI ; les sujets actuels de recherche sont abordés dans les chapitres 7, 8 et 9. Nous recommandons au lecteur de commencer par le chapitre le plus adapté à ses connaissances préalables et de le lire jusqu'au moment où il devra puiser un complément d'information dans un autre chapitre. A l'aide de cet algorithme et en consultant les renvois chaque fois que cela est nécessaire, le lecteur peut assimiler progressivement les concepts de base de chaque chapitre. Bien que le sujet de ce livre n'ait jamais vraiment fait l'objet d'une publication, celui-ci expose néanmoins que des concepts de base. Cependant, ces concepts recouvrent un grand nombre de disciplines et ne peuvent être facilement appréhendés qu'avec une vue claire du contexte global.

Pour toute technologie, la forme découle de la fonction d'une façon spécifique. La meilleure démarche, pour appréhender les possibilités architecturales d'une technologie, est, d'abord, d'étudier des exemples réels soigneusement choisis. Cependant, l'architecture et la conception des systèmes ne s'apprennent, comme tout art, que par la pratique. Car mener un petit projet de sa conception à sa réalisation effective apporte la confiance nécessaire à l'entreprise de projets plus importants. Ce foisonnement de possibilités ne peut se déployer que lorsque le support est créé. Ce livre contient un ensemble d'exemples sélectionnés de conception et décrit aussi la procédure pour implanter ses propres projets. La technologie nMOS est utilisée dans nos exemples, à cause de sa haute densité, de sa vitesse, de ses propriétés topo-

logiques et, également, parce que la fabrication des rondelles nMOS est accessible. L'habileté architecturale pour traduire une fonction en une forme, une fois acquise en nMOS, peut être alors étendue aux autres technologies.

L'introduction systématique dans les grandes universités de cours sur la conception des systèmes VLSI marque le début d'une nouvelle ère pour l'électronique. La vitesse d'innovation des systèmes qui utilisent cette remarquable technologie ne peut se borner plus longtemps au seul point de vue d'une poignée de fabricants de semi-conducteurs ou de gros ordinateurs. De nouveaux algorithmes, de nouvelles méthodes de conception et une abondance de nouveaux domaines d'utilisation apparaissent dès maintenant dans les universités, chez des fabricants de systèmes et dans une multitude de nouvelles petites sociétés. Peut-être n'y a-t-il jamais eu meilleure opportunité pour la libre entreprise qu'à l'heure actuelle.

Ce domaine rayonne d'une atmosphère d'excitation et d'anticipation. Une communauté croissante de travailleurs d'horizons multiples, informaticiens, électroniciens, mathématiciens et physiciens collabore sur un même domaine, ce qui jusqu'alors n'était pas classique. Le territoire est vaste et largement inexploré. La récompense sera importante pour ceux qui tout simplement s'engageront plus en avant.

CARVER MEAD  
LYNN CONWAY



## HISTORIQUE

Ce texte prend ses sources dans une série de cours de conception de circuits intégrés donnés par Carver Mead au CALTECH à partir de 1970. Dès 1971, les étudiants de ces cours concevaient et mettaient au point leurs propres circuits intégrés. Les étudiants concevaient des systèmes de complexité croissante, en utilisant seulement des outils élémentaires. La méthode de conception structurée présentée dans ce livre s'est développée dans ce contexte. Ces premiers cours bénéficièrent grandement des échanges avec des amis industriels, particulièrement Robert Noyce, Gordon Moore, Frederico Faggin, Doy Frohman-Bentchkowsky, Ted Jenkins et Joel Sorem.

Un pôle indépendant d'information fut créé au CALTECH en 1976, sur les systèmes intégrés. Une première association informelle fut constituée avec les architectes de système de l'industrie, en particulier avec le groupe nouvellement formé des Systèmes LSI, dirigé par Lynn Conway, au centre de recherche Xerox à Palo Alto (PARC). L'interaction croissante entre les étudiants du CALTECH et de la faculté avec les chercheurs industriels stimula la recherche des deux côtés.

L'écriture de ce livre commença en août 1977. Des collaborateurs de nombreuses universités et entreprises industrielles rejoignirent l'entreprise. Avant la publication commerciale, de nombreux textes partiels furent distribués à un groupe choisi d'universités, comme notes de cours sur les systèmes intégrés. Les trois premiers chapitres furent utilisés comme notes de cours, à la fin de 1977, par Carver Mead au CALTECH et par Carlo Sequin à l'université de Berkeley. Les cinq premiers chapitres furent utilisés pendant le printemps 1978 dans des cours donnés par Ivan Sutherland et Amir Mohsen au CALTECH, par Robert Sproull à l'université Carnegie-Mellon, par Dov Frohman-Bentchkowsky à l'université hébraïque de Jérusalem et par Fred Rosenberger à l'université Washington de Saint Louis. La troisième et dernière pré-publication de l'ensemble des neuf chapitres, à la fin de 1978, fut utilisée dans les cours du CALTECH, à l'université de Berkeley et dans de nouveaux cours par Kent Smith à l'université d'Utah et par Lynn Conway, alors invitée au MIT.

Le cours du MIT de 1978 fut le dernier test avant la publication de ce livre, afin de vérifier l'adéquation de la forme du cours axée sur un projet (l'accent y est mis aussi bien sur l'activité de création architecturale que sur l'analyse formelle) et, aussi, pour confirmer les possibilités techniques et économiques d'insérer une file d'attente de projets LSI d'étudiants dans un service central de réalisation rapide de circuits. Par la suite, le MIT proposera ceci comme le module 6.371, enseigné par Jonathan Allen à la fin de 1979.

Les informations suivantes, qui se rapportent à l'expérience du MIT, peuvent être utiles à ceux qui envisagent de développer une activité semblable. Ce cours a commencé à la mi-septembre, pour trente étudiants (la plupart étant diplômés en électronique ou en informatique). La majeure partie des connaissances nécessaires pour entreprendre le projet (ce qui recouvre des morceaux choisis des chapitres 1 à 6 du livre) fut enseignée avant le début du mois de novembre. Ces étudiants définirent alors leur projet de conception LSI et commencèrent à y travailler. Une date limite fut fixée au 5 décembre pour la conception et la plupart des projets furent réalisés à cette date. Les projets comprenaient un microprocesseur LISP, un mécanisme de mémoire graphique pour effectuer la rotation et la symétrie des données d'une mémoire d'image, une structure logique programmable (PLA) électriquement, le système de bus d'un microprocesseur en tranches, un mécanisme de pagination pour mémoire virtuelle LRU, un calendrier temps réel connectable sur un bus de microprocesseur, une mémoire à multifonctions (MSM), plusieurs projets de traitement du signal, plusieurs mécanismes de traitement de base de données et beaucoup d'autres projets innovatifs.

Les étudiants dessinèrent leurs masques avec un sous-ensemble de CIF 2.0 et en utilisant un éditeur de texte implanté sur un DEC-20. Le matériel, rajouté au système DEC-20 pour ce cours, se composait uniquement de plusieurs terminaux CRT, de deux tables à dessiner à quatre couleurs (HP) et d'une liaison au concentrateur local du réseau ARPANET. Le seul logiciel développé consista en des programmes d'analyse du sous-ensemble utilisé du langage CIF et des programmes de génération des données pour le dessin graphique et de pilotage des tables à dessiner. Une petite bibliothèque de cellules de base était disponible en langage CIF, à savoir : des plots d'entrée avec une protection anti-statique, des plots de sortie avec des étages amplificateurs et un ensemble de PLA. Quelques étudiants développèrent leur propre langage de génération symbolique de masques, ainsi que leur traducteur en CIF, afin de rendre le codage des masques moins pénible. En utilisant une méthode de conception structurée, les étudiants furent capables d'achever des projets LSI importants dans un court laps de temps, ceci en utilisant seulement des outils élémentaires de conception. Chaque projet comportait de plusieurs centaines à plusieurs milliers de transistors. La logistique nécessaire à l'harmonisation du travail d'un grand nombre d'étudiants concep-

teurs, en vue d'organiser le circuit multiprojets (mise à jour des règles du jeu, sélection des projets retenus, négociation de la place allouée, réponse à des questions individuelles, etc.), fut assurée par le système de messagerie du DEC-20. L'harmonisation à distance, avec le centre de fabrication (PARC), s'effectua à travers le courrier électronique.

Le 6 décembre 1978, les fichiers individuels décrits en CIF 2.0 furent transmis du MIT au centre PARC de Xerox, via le réseau ARPANET. Ce fut un test supplémentaire pour ces abonnés du réseau ARPA, celui de l'utilisation d'un réseau à commutation de paquets pour transmettre des fichiers de circuits LSI et organiser des assemblages de circuits multiprojets. Au centre PARC, tous les dessins de masques d'étudiants furent concaténés en un seul fichier multiprojets. A partir de ce fichier, les masques furent fabriqués grâce aux possibilités de génération par faisceau d'électrons de la société Micro Mask. Les rondelles furent fabriquées par le laboratoire Deer Creek de Hewlett-Packard, qui participait à cet essai.

Les rondelles furent renvoyées au MIT pour y être caractérisées électriquement à l'aide des motifs de test électrique du projet. Les rondelles furent alors découpées et les circuits furent montés sur des boîtiers. Les circuits montés, avec les plots reliés aux pattes suivant chaque projet, furent rendus aux étudiants le 18 janvier 1979. Depuis, plusieurs projets ont été testés fonctionnellement par les étudiants. Un certain nombre fonctionne parfaitement. La plupart présente de petites erreurs, généralement au niveau logique de conception, qui font penser à celles que l'on fait lorsqu'on commence à écrire un très gros programme dans un nouveau langage.

Une culture commune prend forme à propos de la conception des systèmes VLSI. Des outils de conception de haut niveau sont développés et échangés à l'intérieur de cette culture. Des interfaces, accessibles commercialement, avec les moyens de fabrication sont créés. Aussi, nous verrons indubitablement des cours, des projets, des activités de recherche plus ambitieux entrepris par des étudiants et des facultés au sein des universités. Ainsi commence toute période d'exploration.

Nous tenons à exprimer notre gratitude à tous ceux qui ont contribué à la genèse de ce livre, par leurs idées, leur disponibilité et leur énergie. En particulier, nous tenons à remercier:

Pour leur contribution au texte : Chuck Seitz, Institut Technologique de Californie, pour sa contribution au chapitre 7, "Séquencement"; Martin Rem, Université Technologique d'Eindhoven et Sally Browning, Caltech, pour leur contribution au chapitre 8 ; David Johannsen, Caltech, pour sa large contribu-

tion aux chapitres 5 et 6 ; H.T. Kung et Charles Leiserson, Université Carnegie-Mellon, qui ont autorisé la reproduction du texte original "Algorithmes pour les réseaux de processeurs VLSI" pour le paragraphe 3 du chapitre 8 ; Robert Sproull, CMU, et Richard Lyon, Xerox PARC, pour la partie relative à CIF ; Carlo Séquin, U.C. Berkeley, pour sa contribution au chapitre 1, sa relecture attentive du manuscrit et ses nombreuses suggestions pour l'améliorer ; John Best, Chuck Seitz, Jim Kajiya et Tom McGill, Caltech et Johan de Kleer, Xerox PARC, pour leur dialogue enrichissant et leurs suggestions à propos du chapitre 9 ; Robert Sproull et Wayne Wilner, pour leur aide à la préparation du chapitre 8 ; Hank Smith, MIT, pour son apport sur la lithographie à haute résolution ; Douglas Fairbairn, Xerox PARC et James Rowson, Caltech, pour la partie relative à ICARUS ; Dale Green et Liz Bond, Xerox EOS, pour leur assistance technique à la préparation du texte des illustrations et des planches en couleur ; Barbara Baird, Xerox PARC, pour la supervision de l'édition et la distribution des premières maquettes du livre.

Pour leurs commentaires et critiques constructives : Robert Sproull, Fred Rosenberger et Charles Molnar, Université de Washington, Richard Lyon, Doug Fairbairn, Wayne Wilner et Leo Guibas, Xerox PARC ; Chuck Seitz et Ivan Sutherland, Caltech ; Craigh Mudge, DEC ; Bill Heller, IBM ; Gerry Parker, Dick Pashley et John Wipfli, Intel ; Harry Peterson, BNR Ltd ; Al Parlis, Université Yale ; Wesley Clark.

Pour leur participation aux projets OM : Dave Johannsen, Mike Tolle, Chris Carroll, Rod Masumoto, Ivan Sutherland, Chuck Seitz, Danny Cohen et Leslie Froisland.

Pour leur aide à la création de l'infrastructure du circuit multiprojets : Richard Lyon, Doug Fairbairn et Alan Bell, Xerox PARC ; Bob Hon, CMU ; Carlo Séquin, U.C. Berkeley ; Ted Jenkins, Intel ; Jim Rowson, Ron Ayres et Steve Trimberger, Caltech.

Pour leur contribution au cours de conception VLSI du MIT en 1978 : Jonathan Allen, Paul Penfield, Jr., Paul E. Gray, Fernando Corbato, Bill Henke, Glen Miranker, Joy Thompson, Dimitri Antoniadis, Stephen Senturia, Gerald Sussman, Jack Holloway et Tom Knight, MIT ; Robert Noyce et Gordon Moore, Intel ; Merrill Brooksby et Patricia Castro, Hewlett-Packard ; Richard Lyon et Alan Bell, Xerox PARC ; et, tout spécialement, tous les étudiants qui participèrent au cours 6.978.

Pour l'aide à long terme de la recherche sur les systèmes intégrés au Caltech : le Centre de recherche de la Marine ; Robert Noyce et Gordon Moore, Intel.

Nous remercions vivement la société Xerox de nous avoir permis d'utiliser

les prototypes de recherche des systèmes Alto-Ethernet-Dover au centre Xerox PARC et ailleurs au sein de la société. Pendant toute la gestation de ce livre, ces systèmes distribués d'ordinateurs individuels ont permis à un grand nombre de collaborateurs géographiquement dispersés de former une communauté de recherche extrêmement unie. Ces systèmes ont aussi permis une rapide édition et distribution des ébauches du texte, nous aidant ainsi à recevoir en retour des critiques constructives de ceux qui enseignaient la première version du cours dans les universités.

Nous remercions tout spécialement W.R. Sutherland, directeur du Laboratoire des Systèmes à Xerox PARC, pour ses conseils, sa direction et son aide ; Ivan Sutherland ; Fletcher Jones, professeur d'informatique au Caltech, pour son influence dans le développement de l'Informatique au Caltech et pour les liens qu'il a tissés entre la communauté informatique et les actions naissantes en systèmes intégrés ; Robert E. Kahn, responsable scientifique et directeur des techniques de traitement de l'information à l'Agence pour les Projets de Recherche Avancée de la Défense, pour son encouragement et son aide à la recherche sur les systèmes intégrés dans les universités ; et George E. Pake, vice-président, Xerox Corporate Research, pour avoir créé l'environnement de recherche qui a autorisé ce livre.