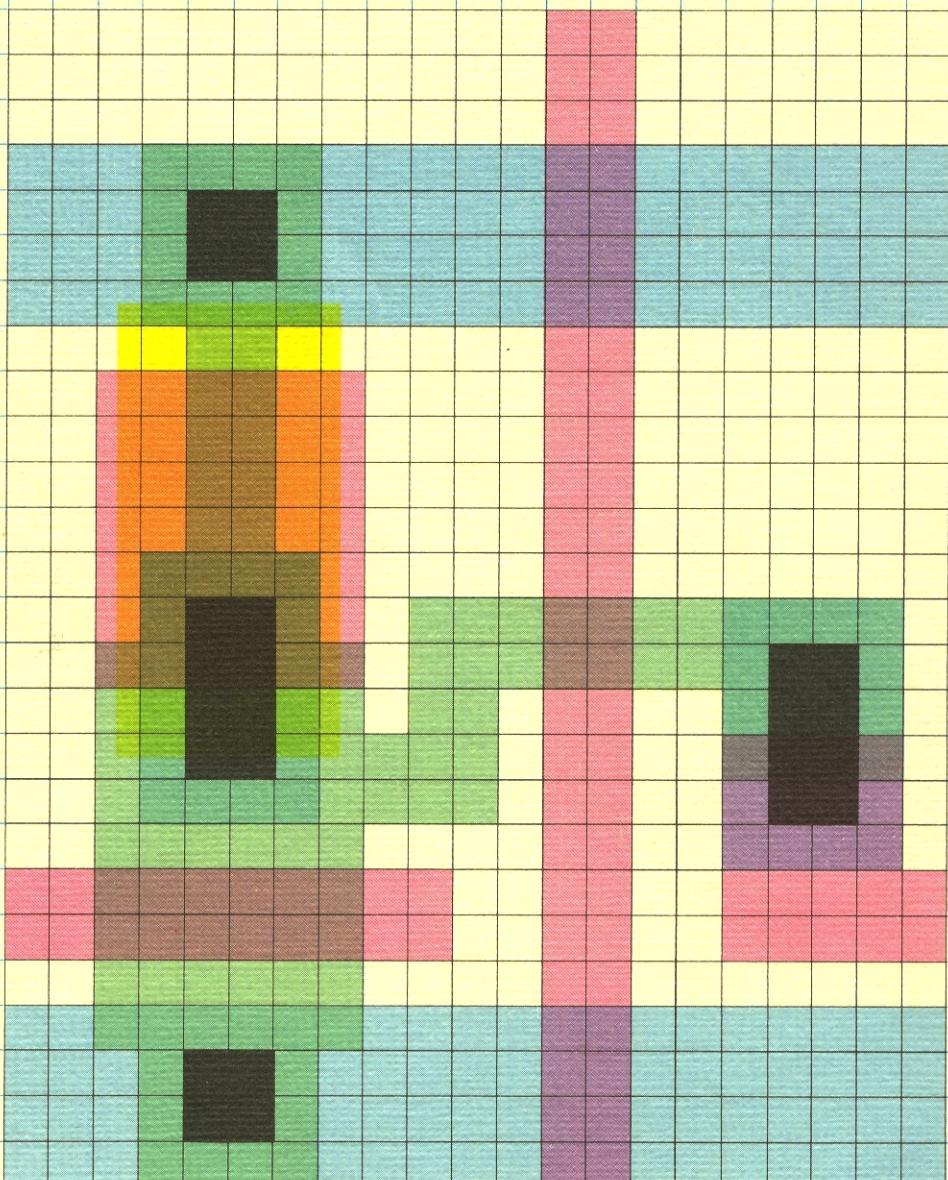


INTRODUCTION TO VLSI SYSTEMS

# 超LSI

シス テ ム 入 門

C.ミード・L.コンウェイ共著 東京大学教授 工博 菅野卓雄 東京大学助教授 工博 榊 裕之 監訳

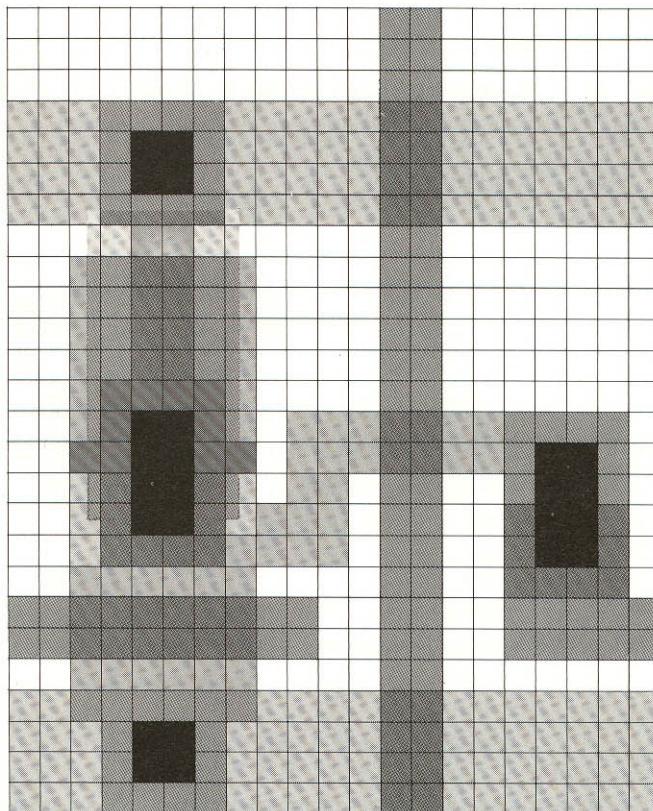


INTRODUCTION TO VLSI SYSTEMS

# 超 LSI

システム入門

C.ミード・L.コンウェイ共著 東京大学教授 工博 菅野卓雄 東京大学助教授 工博 椎 裕之 監訳



## 訳 者

榎 裕之	東京大学(生研)助教授, 工博	(1, 2 章)
藤田 博之	東京大学(生研)助教授, 工博	(3 章)
長谷川太彦	日本電信電話公社・武藏野電気通信研究所, 工博	(4 章)
荒川 泰彦	東京大学(生研)助教授, 工博	(5 章)
浅田 邦博	東京大学(工)講師, 工博	(6 章)
日比野 靖	日本電信電話公社・武藏野電気通信研究所	(7 章)
山下 紘一	日本電信電話公社・武藏野電気通信研究所	(8 章)
菅野 卓雄	東京大学(工)教授, 工博	(9 章)

## INTRODUCTION TO VLSI SYSTEMS

by

Carver Mead & Lynn Conway

This volume is a Japanese translation of INTRODUCTION TO VLSI SYSTEMS, by Carver Mead and Lynn Conway published and sold throughout the world in Japanese by permission of Addison-Wesley Publishing Company, Inc., Reading, Massachusetts, U. S. A., the owner of all rights to publish and sell the same.

本書は、C. Mead, L. Conway著 INTRODUCTION TO VLSI SYSTEMS(© 1980)の日本語訳であり、株式会社培風館が原出版社 Addison-Wesley Publishing Company, Inc., Reading, Mass., U. S. A. の許可を得て日本国内において出版・販売するものである。同書の出版・販売に関する全権利は Addison-Wesley Publishing Company, Inc., が所有する。

## 序 文

製造技術の進歩により、大規模集積回路( LSI )では 1 個のシリコン LSI チップ上に数万個のトランジスタがつくりつけられるようになってきている。マイクロ・プロセッサのような多くの LSI チップは、今や多くの複雑なサブシステムから成り立っており、集積回路というよりはまさに集積システムである。

我々が今まで経験してきたことは単に始まりにしかすぎない。今や実現できる回路密度は 1 年または 2 年で 2 倍になってきている。物理的原理からいえば、トランジスタは現在の面積の 1/100 以下にし、かつそれでディジタル・システムが構成できるような一種のスイッチング要素として動作するようにすることができる。1980 年代の終りには数百万個のトランジスタを含むチップを製造することが可能になるであろう。このように非常に大きな規模一超 LSI(VLSI)ー システムでは、素子や配線の寸法は可視光の波長より小さくなるであろう。新しい高分解能のリソグラフィ技術を使えば、このような回路をつくることが可能であることが示されている。

超 LSI エレクトロニクスは、製造技術の発展にたずさわっている人々だけでなく、コンピュータ科学やコンピュータの構成の研究をしている人々に対しても問題をなげかけている。ディジタル・システムを構成する方法、ディジタル・システムを設計するのに使用される手続き、ハードウェアとソフトウェアの間の兼合い、計算アルゴリズムの設計は来るべき集積エレクトロニクスにおける種々の変化により、大きな影響を受けるであろう。これが 1980 年代を通じてのコンピュータ科学の主要な活動分野になるであろうと信じている。

最近まで集積回路の設計は、半導体の会社で働いている回路および論理設計者の領域であった。計算機の構成をしている人々は、これらの会社で設計され製造された標準の集積回路を用いてシステムを構成することを伝統的に行ってきており、これらの回路の仕様の決定や設計にはめったに参加していなかった。電気工学および計算機科

学(EE/CS)のカリキュラムはこの伝統を反映しており、素子物理や集積回路設計の授業は、ディジタル・システムの構成や計算機科学に興味をもっている学生とは別のグループの学生のためのものとなっている。

この教科書は、現在文献のない分野を埋め、すべてのEE/CSの学生に集積システムの構成と設計を紹介するために書かれたものである。関連した研究分野における個々の研究と大きなシステムの設計プロジェクトへの参加を組み合せて、この教科書は集積システムにおける一連の大学院コースへの基礎を与えるものであるが、本来はこの課題に関する学部の専門講義に使用することを意図したものである。この教科書の内容は、コンピュータの構成に関する講義を補充するのにも使用することができる。本書の読者は、計算機科学、電子回路、およびディジタル・システム設計の初步に相当する予備知識があることを仮定している。

集積システムを総体的に理解しようとする人々の前には、従来大きな障害があった。集積エレクトロニクスは非常に競争の激しい、しかもしばしば秘密にとざされた産業界で発展してきた。異なる素子技術、回路設計のファミリー、論理設計技術、マスク製作およびウェーハ製造技術が多く生まれてきた。これらの技術の多くはカリフォルニアのサンフランシスコ湾地域の“シリコン谷”的人々によりつくられたものであり、多くの“専門家”がこの地域にいる。産業界で働いている多くの人々は狭い専門領域に集中している。集積エレクトロニクスに関する技術は多くの会社の中でおのの別個に独立して発展してきたので、専門家の使用する用語も方法も会社ごとに異なっている。

このような事情があるので、集積エレクトロニクスの教科書は従来主題全体中の極く狭い部分、例えば素子の物理とか回路設計とかいうことについて詳細な説明を与えようとする傾向があったし、しばしば暗黙の中に特定の内容となり、一般的な応用への適用性が限定されたものとなっている。

ここではその代りに読者が基礎となっている物理から超LSIディジタル計算機システムの全領域にわたり、概略理解するのにちょうど十分な素子、回路、製造技術、論理設計技術、システム構成に関する本質的な情報を与えることにした。むしろわずかな柱となる概念で十分である。各話題の本質を学び、各段階で最小限の知識を得ることによってのみ、この主題を全体としてよく理解した学生が育つであろう。そしてこの理解が読者自身の応用、製造技術、技術的な素養に転化され得るものである。

集積エレクトロニクスが非常に速く変化することにより、別の障害が現れてくる。すなわち、しばしば情報が非常に速く、旧聞化してしまうことである。旧聞化の主要な原因は、時が経過するに従って素子をますます小さくし、したがって素子特性を常に変化させるような製造技術の改良が進行しているからである。この問題については素子寸法の比例縮小の効果を強調することにより解決することを意図している。したがって、システム構成上の多くのパラメータが変化するであろうことは予期している。

読者は  $6\mu\text{m}$ ,  $2\mu\text{m}$ ,  $0.5\mu\text{m}$  の素子からできているシステムに対し何が共通であり、何が共通でないかを学ぶであろう。

この教科書では素材がある特定の順序で書かれているが、その順序に読む必要はない。各章では集積システムに含まれる各種の原理の中のある決まった水準の素材が述べられている。素材は四つの大分類にわけられる。すなわち第1章と第2章では素子、回路、製造技術の基礎が述べられており、第3章と第4章はシステム設計とその具体化手法を取り扱い、第5章と第6章では LSI システム設計の例が説明されており、第7章、第8章、第9章では現在興味のある研究課題が議論されている。読者が最もよく知っている章から読み始め、他の章で述べられている関連分野からの情報が必要となるまで読むことをおすすめする。この方法をとり、必要があるところでは推薦されている参考書を読むことにより、読者はすべての章の重要な内容をしだいに理解できるであろう。この教科書の内容の大部分は以前に出版されてはいないが、やはり基本的な概念を含むものである。しかしながら、これらの概念は非常に広範囲な原理にわたるもので、全体の関係が明瞭になった後においてのみ本当に理解できるものである。

どんな技術においても、形式は機能に特定の様式で従うものである。ある技術のシステム構成上の可能性を理解するための最も能率的な第一歩は、現在ある設計の中から注意深く選択したものを理解することである。しかしシステムの構成と設計は、どの芸術における場合でもそうであるように、行うことによってのみ学び得るものである。小さなシステムの設計を概念から上手に完成することにより、大きなシステムの設計を行うのに必要な自信をつけることができる。可能性はこのような経験を積んでのみ開かれるものである。本書は一組の選択された設計例を述べ、自分自身の設計を実現するための方法を記述している。 $n$ MOS の密度、速度およびトポロジー的性質と  $n$ MOS のウェーハ製造が容易であるので、この技術を例として使用しているが、一度慣れれば機能を具象化していく構成上の手法は、他の技術に対しても容易に拡張できるものである。

主要な大学で超 LSI システム設計の授業が普通に行われるようになることは、エレクトロニクスにおける新しい時代の始まりを印すことになる。このすばらしい技術を用いれば、システムの革新の速さは半導体会社と大きな計算機製造会社の忙しさよりもはや制限されることはない。計算に対する新しい考え方、新しい設計方法、多くの応用分野がすでに大学内、多くのシステム会社、多数の新しい小さな企業の中で提起されている。これらの事情は、かつてなかったほど新しい企業に対する絶好の機会を与えるものかもしれない。

興奮と期待の雰囲気がこの分野にみなぎっている。多くの専門分野の人々、すなわち、コンピュータ科学の技術者、電気工学の技術者、数学者、物理学者がいまだ

に古典とはなっていない共通の問題分野で協同して働いている。その範囲は広く大部分未開拓であり、進歩に貢献した人々の受ける報酬は大きい。

於 カリフォルニア州、パサディナ

カーバー・ミード

於 カリフォルニア州、ベルモント

リン・コンウェイ

1979年7月

## 経 緯

この教科書は、1970年に始まったカリフォルニア工科大学での カーバー・ミード (Carver Mead) により行われた集積回路の設計に関する一連の講義に端を発している。1971年にはこの講義を受講した学生は自分自身の集積回路を設計し、誤りを訂正した。学生はむしろ単純な設計支援手段のみを用いて、しだいに複雑なシステムの設計を行った。この教科書で述べられている構造化設計の手法は、この事情のもとで発展したものである。これらの初期の講義は産業界における友人、特に Robert Noyce, Gordon Moore, Frederico Faggin, Dov Frohman-Bentchkowsky, Ted Jenkins, および Joel Sorem の援助に負うところが大きい。

集積システムに焦点を合せた別のコンピュータ科学に関する研究活動が1976年にカリフォルニア工科大学で始められた。初期に非公式の協同が産業界、特にゼロックスのパロ・アルト研究センタ (PARC) の Lynn Conway に率いられる新しく組織された LSI システム部門のシステム構成技術者との間で行われた。カリフォルニア工科大学の学生と教職員の産業界の研究者との交渉が増すに従って、この分野の研究が両者で盛んになっていった。

この教科書の執筆は1977年の8月に始まった。多くの大学や会社からの協力者がこの企画に参加した。商業出版に先立って、数冊の限定されたプリントが集積システムに関する講義のノートとして選ばれた大学のグループに配布された。最初の三つの章は、1977年の秋にカリフォルニア工科大学の Carver Mead とカリフォルニア大学バークレー分校の Carlo Sequin により行われた講義のノートとして使用された。最初の五つの章はカリフォルニア工科大学の Ivan Sutherland と Amr Mohsen、カーネギー・メロン大学の Robert Sproull、エルサレムのヘブライ大学の Dov Frohman Bentchkowsky、セントルイスのワシントン大学の Fred Rosenberger の講義に

1978年の春に使用された。1978年の秋における9章すべてを含む、3回目の、そして最後の予備出版物はカリフォルニア工科大学とカリフォルニア大学バークレー分校、並びにそれぞれユタ大学の Kent Smith、および MIT 訪問中の Lynn Conway による新しい講義において使用された。

1978年のMITにおける講義が、この教科書の出版に先立って、プロジェクト指向型のこの講義(そこでは形にはまった解析と同時に創造的な構成技術に重点をおいているが)が他所でも実施できる可能性を確め、さらに学生が設計した LSI を仕上り時間の短い中心的な施設に遠方より送り込むことの技術的、経済的可能性を確かめるための最後の試みになった。将来 MIT は 1979年の秋にこれを教えた Jonathan Allen により番号 6.371 の講義として開講する。

MIT での実施経験に関する以下の情報は、類似の講義を計画している人々にとって役に立つかもしれない。MIT の講義は 9 月中旬に始まり(大部分は EE/CS の大学院学生である)30人の学生が出席した。(この教科書の第 1 章から第 6 章までの選んだ部分を含む) プロジェクトを行うのに必要な形にはまった講義内容の大部分は 11 月初旬迄に終了した。そこで学生は自分の LSI 設計プロジェクトを決定し、設計を開始した。設計終了期日は 12 月 5 日と決められ、多くの設計がそれまでに完了した。このプロジェクトには LISP マイクロプロセッサ、ビット・マップ・データの鏡像反転、回転を行うためのグラフィックス・メモリー・サブシステム、書き込み可能な PLA、ビット・スライス・マイクロプロセッサのためのデータ・バス、LRU 仮想メモリー・ページング・サブシステム、バスに接続可能なリアルタイム・クロック・カレンダ、多機能スマート・メモリー、数個の信号処理用 LSI、データ・ベース操作のための数個のサブシステムと多くの革新的な設計の LSI が含まれていた。

学生は DEC-20 形計算機上で動作する標準のテキスト編集プログラムを使用し、CIF 2.0 の簡単なサブセットを用いて配置設計を行った。この講義を遂行するために DEC-20 システムに付加されたハードウェアは数台の CRT 端末装置、2 台の HP 4 色ペン・プロッタと近くの ARPANET ホスト・コンピュータへの接続だけであった。開発されたソフトウェアは CIF サブセットで書かれたものを構文解析するプログラム、図を書くためのデータを抽出するプログラム、およびプロッタを駆動するためのプログラムだけであった。よく使用する単位回路、例えば保護回路を備えた入力パッド、縦続接続されたドライバを備えた出力パッド、PLA 回路等からなる小規模なライブラリーは CIF の形で用意した。配置の符号化を楽にするために、若干の学生達は自分達自身の記号化配置言語と CIF への翻訳プログラムを開発した。構造化設計手法により、幼稚な設計器具だけを用いて、学生はかなりの LSI 設計を短時間で完成することができた。各 LSI は数百個から数千個のトランジスタを含むものであった。多プロジェクト・チップをまとめるための(すなわちこの仕事を行う上での規則を更新し、採用すべき設計を選択し、場所の割当を相談し、個々の質問に答えるなど

のための)多数の学生設計者との交渉は、DEC-209 メッセージ・システムを用いて手早く行われた。遠方にある製作施設(PARC)との文書による連絡は電子郵便により行われた。

1978年の12月6日に個々の CIF 2.0 設計ファイルが、ARPANET を通じ MIT からゼロックスの PARC へ送られた。これは LSI 設計ファイルを送信し、多プロジェクト・チップをまとめ上げることに、このようなパケット交換網を使用するための、ARPA 契約者による付加的な試験であった。PARC ではすべての学生の設計が一つの多プロジェクト・チップの設計ファイルにまとめられ、それを用いて Micro Mask 社の電子ビームを用いたマスク製造設備によりマスクがつくられた。ヒューレット・パッカードの Deer Creek 研究所はウェーハを作成し、本プロジェクトの可能性を確かめるのに協力した。ウェーハは MIT へ送られ、この計画が決めた電気的な検査パターンに従って電気的な特性が検査された。それからウェーハはチップに裁断され、容器に入れられた。容器に入れたチップには各設計に従って導線がボンディングされ、1979年の1月18日までにすべての学生に渡った。それから多くの LSI に対し、学生の手により機能テストが行われたが、多くの LSI が完全に正しく動作した。わずかなあまり本質的ではない誤りを示したものが多かったが、抽象化の論理段階のものが典型的で、新しい言語で大きなプログラムを構成したときのその最初の努力を想い出させるものである。

共通的な超 LSI システム設計の思想がひろがり、高級な設計手段が開発され、この思想で共用され、標準的インターフェースを持った商業的に利用可能な製作設備が確立されれば、もっと野心的な講義、プロジェクト、研究活動が大学内で学生や教員により行われるであろうことは疑いもない。かくして探索の時代が始まる。

## 謝　　辞

この教科書をつくり上げるために着想を提供し、時間とエネルギーをさいてくれた多くの方々に感謝の意を表したい。特に下記の方々、すなわち：

本教科書の作成に際して： カリフォルニア工科大学の Chuck Seitz の第7章システムタイミングの執筆、アイントホーフェン工科大学の Martin Rem とカリフォルニア工科大学の Sally Brouning の第8章への寄与、カリフォルニア工科大学の David Johannsen の第5, 6章への大きな寄与、カーネギー・メロン大学の H. T. Kung と Charles Leiserson の独特な版権のある超 LSI プロセッサ・レイのためのアルゴリズムを第8章3節として収録することへの許可、カーネギー・メロン大学の Robert Sproull とゼロックス PARC の Richard Lyon の CIF の章への寄与、カリフォルニア大学バークレー分校の Carlo Séquin の第1章への寄与とこの教科書全体の詳細な査読と改善のための多くの示差、カリフォルニア工科大学の John Best, Chuck Seitz, Jim Kajiya, Tom McGill およびゼロックス PARC の Johan de Kleer による第9第に対する励ましとなる討論と示差、Robert Sproull と Wayne Wilner の第8章執筆に際しての援助、MIT の Hank Smith の高分解能リソグラフィの節への寄与、ゼロックス

PARC の Douglas Fairbairn とカリフォルニア工科大学の James Rowson による ICARUS の節への寄与, ゼロックス EOS の Dale Green と Liz Bond のこの教科書, 図面, 色刷図版の作成に際しての技術的な援助, ゼロックス PARC の Barbara Baird による印刷の査読との教科書を予備的に印刷したものの配布に

さらに有益な討論と意見に対し: Robert Sproull, ワシントン大学の Fred Rosenberger と Charles Molnar, ゼロックス PARC の Richard Lyon, Doug Fairbairn, Wayne Wilner と Leo Guibas, カリフォルニア工科大学の Chuck Seitz と Ivan Sutherland, DEC の Craig Mudge, IBM の Bill Heller, Intel の Gerry Parker, Dick Pashley と John Wipfli, BNR の Harry Peterson, Yale 大学の Al Perlis, Wesley Clark に謝意を表する。

OM プロジェクトへの参加に関し: Dave Johannsen, Mike Tolle, Chris Carroll, Rod Masumoto, Ivan Sutherland, Chuck Seitz, Danny Cohen と Leslie Froiland に,

多プロジェクト・チップを可能にした援助に関して: ゼロックス PARC の Richard Lyon, Doug Fairbairn と Alan Bell, カーネギー・メロン大学の Bob Hon, カルフォルニア大学バークレー分校の Carlo Séquin, Intel の Ted Jenkins, カリフォルニア工科大学の Jim Rowson, Ron Ayres と Steve Trimberger に,

MIT の 1978 年 超 LSI 設計の講義に対する寄与に関し: MIT の Jonathan Allen, Paul Penfield, Jr., Paul E. Gray, Fernando Corbató, Bill Henke, Glen Miranker, Joy Thompson, Dimitri Antoniades, Stephen Senturia, Gerald Sussman, Jack Holloway, と Tom Knight, Intel 社の Robert Noyce と Gordon Moore, ヒューレット・パッカードの Merrill Brooksby と Patricia Castro, ゼロックス PARC の Richard Lyon と Alan Bell, 特に番号 6.978 の講義に参加した学生に,

カリフォルニア工科大学の集積システムの研究に対する長期の援助に関し: 海軍の研究所, Intel 社の Robert Noyce と Gordon Moore に,  
謝意を表する

さらにゼロックス PARC およびゼロックス内の他の場所にある事務システム用研究試作品 Alto-Ethernet-Dover を使わせていただいたことを大変感謝している。この教科書に対する着想を発展させるときに、この個人用分散コンピュータ・システムにより大きな、あちこちに分散している協力者グループが密接に統合された研究集団となった。さらにこのシステムにより、この教科書の予備的な印刷を早く作成し配布することができ、大学で早期に行われた講義よりの有益な帰還を得る助けとなった。

特にゼロックス PARC のシステム科学研究室長 W. R. Sutherland には良い着想、指導、援助を与えていただいたことに対し、カリフォルニア工科大学のコンピューター科学の Fletcher Jones 教授である Ivan Sutherland にはカリフォルニア工科大学のコンピュータ科学の研究活動を開始する際の貢献とコンピュータ科学の分野と勃興してきた集積システムの活動との間の連携を確立したことに対し、Defense Advanced Research Project Agency の主任科学官で情報処理技術部長である Robert E. Kahn には大学における集積システムの研究を激励し援助していただいたことに対し、ゼロックス研究所の副所長 George E. Pake には、この教科書を作成する研究環境をつくりあげていただいたことに対し、厚く御礼申し上げる。

## 訳者序文

日本の超 LSI プロジェクトが国際的にも大きな反響をよび、日本の 16K ビット・メモリーの品質の良さが米国で実証されたこともある、鉄鋼、自動車とともに集積回路は日本の技術の高さを世界に示す工業製品の一つになったと一般的には受け取られている。

訳者も日本の半導体産業の発展を祝福する気持に変わりはないが、他方世界的な標準製品になるようなマイクロ・プロセッサが日本で設計されていないことも事実である。

この事情は、我が国において集積回路が従来ハードウェアの観点から把握されることが多かったことによると思われる。集積回路は当初 電子回路の小型化の観点から興味をもたれたが、その後 素子の動作速度の向上に伴い、配線に起因する遅延時間の占める割合が大きくなるに伴い、大規模集積化による回路動作の高速化が一つの目標になったといってよい。もちろん集積化による回路の信頼性の向上の重要さは昔も今も変わりはない。

ところで大規模集積化の利点を十分に發揮するためには集積密度をあげることも必要であり、電子ビーム描画やプラズマ・エッチング等の微細加工技術が超 LSI 技術の焦点として研究され、一時あまり聞かれなくなったマイクロ・エレクトロニクスという用語が復活したのも、このような事情があったためと思われる。

このようなハードウェアを主体とする研究・開発体制は、産業界でも大学などでも同様で、比較的最近までは国の内外を問わず世界的に共通した現象であった。

しかし米国においてマイクロ・プロセッサが商品化され、その応用のひろさが認識されるに伴って、マイクロ・コンピュータのみならず超 LSI 技術の計算機システムへの影響の大きさが指摘されるようになった。これが超 LSI 技術のソフトウェアとの結合といってよいであろう。

本書の重要さはこの点を世界に先駆けて、産業界との協力において、しかも多くの大学の協力のもとに大学教育において実現したことにある。

米国や欧州においては幾つかの大学で、前述の意味でハードウェア指向ではあるが、半導体集積回路に関する研究、教育が充実してきた。日本では半導体集積回路産業が国際的にも強力であることを考えると、大学における集積回路の研究、教育は信じられないほど弱体で極く少数の大学を除いてはなきに等しい。

訳者はかねがね日本の半導体集積回路技術の研究・開発の産業界と大学との間にみられる跛行性並びにソフトウェアとの結合の少なさを憂慮し、疑問に思っていたが、本書をひもとき、まさにこれらの課題に答えるものとして翻訳を決意した次第である。

先には集積回路技術を主として製作技術の観点から論じたが、超LSIは電子回路技術にとっても大きな革命で、真空管回路からトランジスタ回路への移行につづく飛躍といってよいであろう。

電子回路は個別部品を用いて組み立てることはほとんどなくなって、市販の集積回路を組み合せてつくるものだといわれて久しい。マイクロ・プロセッサの出現はその傾向をさらに強くするであろうが、一方において専用のマイクロ・プロセッサの設計の要求も高くなり、従来以上に集積回路の構成に関する知識が重要になってきている。それと同時に超大規模集積回路の回路設計技術が求められていることを忘れてはならない。

コンピュータの構成についても同様であり、在来の集積回路を単に寄せ集めて大規模集積化したというよりも、超大規模集積化が可能であるがゆえに新しい構成のコンピュータが生れる可能性があることに注意する必要がある。

本書はこのような観点をすべて含むものとしてその価値は大きい。しかも、産業界の協力を得て、大学院学生が自分の大規模集積回路を設計し、最終的には実際に大規模集積化されたものを試験することができるということは、その教育効果の大きさを考えると特にすばらしいといえよう。日本の大学教育の現状と比較すると、日本の技術がいくつかの点で諸外国に追いついた例はあるにせよ、決して対等に肩を並べているわけではないことを警告するものといってよい。

本書の訳出は別記のごとく8人で分担して行ったので、できるだけ注意は払ったが訳語の不統一などがあったら御容赦願いたい。

本訳書が日本の超LSI技術の新しい発展に寄与できることを念願している。

なお本書の翻訳にあたり、種々の御配慮をいただいた日本電信電話公社・武藏野電気通信研究所 集積回路部長 渡辺誠氏に対し厚く感謝の意を表する。

1981年5月 訳者代表

菅野 卓雄

# 目 次

## 1

### MOS 素子とその回路

1

1.1	MOS ドランジスタ	2
1.2	基本インバータ	7
1.3	インバータにおける遅延	13
1.4	寄生効果	15
1.5	大容量性負荷の駆動	16
1.6	素子面積と応答時間のかね合い	17
1.7	基本的な NAND 論理回路と NOR 論理回路	19
1.8	スーパー・バッファ	21
1.9	電気的パラメータの検討	22
1.10	ディプリーション形およびエンハンスマント形 プルアップ・トランジスタの比較	24
1.11	他の論理回路における遅延	26
1.12	通過制御トランジスタで結合された反転形論理回路における プルアップ/プルダウン比	28
1.13	走行時間とクロック周期	30
1.14	交差結合した回路の性質	31
1.15	MOS トランジスタの機能を視覚化するための流体モデル	34
1.16	MOS 回路および MOS システムにおける比例縮小の効果	40

## 2

### 集積システムの製作法

45

2.1	パターンの形成	46
2.2	パターン形成技術における比例縮小化	49
2.3	シリコンゲート技術を用いた $n$ チャネル MOS の製造工程	50
2.4	歩留まりの統計学	53

2.5	回路製作技術における比例縮小化	56
2.6	設計規則	57
2.7	電気的パラメータ	60
2.8	導体中の電流の限界	62
2.9	補足的説明	63
2.10	集積回路技術の選択	67

**3****システム化した構造におけるデータと制御の流れ**

71

3.1	はじめに	71
3.2	表記法	75
3.3	2相クロック	76
3.4	シフトレジスタ	77
3.5	いろいろの抽象的な回路表現法	79
3.6	ダイナミック・レジスタの構成法	82
3.7	サブシステムの設計	84
3.8	レジスタからレジスタへの転送	88
3.9	組合せ論理	89
3.10	プログラム可能な論理素子アレイ	92
3.11	有限状態機械	96
3.12	構造化設計法を目指して	102

**4****集積システムの設計の実際：回路図から回路パターンの  
レイアウト，ウェーハ製造まで**

104

4.1	はじめに	105
4.2	パターン形成と製造工程	106
4.3	人手レイアウトとシンボル化レイアウト言語による数値化	112
4.4	対話形レイアウトシステム	123
4.5	LSI レイアウト記述用の CALTECH 中間形式	129
4.6	多プロジェクト・チップ	144
4.7	将来のパターン形成と製造技術	154

**5****LSI コンピュータ・システムの概要と  
OM 2 データ・バス・チップの設計**

162

5.1	はじめに	162
5.2	カリフォルニア工科大学における OM のプロジェクト	163
5.3	システムの概要	164
5.4	データ・バス・チップの全体構造	167

5.5	算術論理回路(ALU) . . . . .	168
5.6	ALU レジスタ . . . . .	173
5.7	バ ス . . . . .	175
5.8	バ ル ル・シフタ . . . . .	176
5.9	レジスタ・アレイ . . . . .	182
5.10	外部との通信 . . . . .	184
5.11	データ・パスの制御操作の符号化 . . . . .	186
5.12	OM 2 データ・パス・チップの機能の仕様 . . . . .	188

**6****システム・コントローラのアーキテクチャと設計,  
OM 2 コントローラ・チップの設計****211**

6.1	は じ め に . . . . .	211
6.2	いくつかの可能な制御構造 . . . . .	212
6.3	蓄積プログラム計算機 . . . . .	215
6.4	マイクロプログラム制御 . . . . .	223
6.5	OM 2 コントローラ・チップの設計 . . . . .	227
6.6	コントローラの動作例 . . . . .	235
6.7	古典的な蓄積プログラム計算機に対する感想 . . . . .	241

**7****システムのタイミング****243**

7.1	第 3 の次元 . . . . .	243
7.2	同期的システム . . . . .	246
7.3	クロックの分配 . . . . .	255
7.4	クロックの発生 . . . . .	260
7.5	同 期 誤 り . . . . .	263
7.6	自己同期システム . . . . .	269
7.7	自己同期信号方式 . . . . .	280
7.8	自己同期要素 . . . . .	282

**8****高度並行処理システム****291**

8.1	は じ め に . . . . .	291
8.2	従来型計算機における通信と並行処理 . . . . .	292
8.3	プロセッサ・アレイ向きのアルゴリズム . . . . .	299
8.4	階層構造計算機 . . . . .	318
8.5	全域的通信を伴う高度並行処理構造 . . . . .	342
8.6	未来への挑戦 . . . . .	357

## 9

## 計算システムの物理

360

9.1	デジタル・システム	361
9.2	電圧限界	368
9.3	電荷の離散性	370
9.4	量子力学的な系での遷移	371
9.5	非可逆性	376
9.6	メモリー	379
9.7	熱的な限界	385
9.8	量子的な限界	386
9.9	二つの技術の比較——一例	388
9.10	計算量	394
9.11	計算のエントロピー的観点	394
9.12	結論	398

さらに学ぶ際に参考となる書籍および論文

400

主要な物理定数の近似値

405

索引

407